Maulana Azad National Urdu University

Department of Computer Science & Information Technology

PG-MCA

II Semester Examination, April 2026

Course Code: MMCA214PCT

Subject: Computer System Architecture

Total Marks: 70 — Time: 3 Hours

ہدایات

یہ پرچہ سوالات تین حصوں پر مشتمل ہے: حصہ اول، حصہ دوم، حصہ سوم۔ ہر جواب کے لیے لفظوں کی تعداد اشارۃً ہے تمام حصوں سے سوالوں کا جواب دینا لازمی ہے۔

1. حصہ اول میں 10 لازمی سوالات ہیں جو کہ معروضی سوالات/خالی جگہوں پر کرنا/مختصر جواب والے سوالات ہیں، ہر سوال کا جواب لازمی ہے، ہر سوال کے لیے 1 نمبر ہے (10x1=10 Marks)
2. حصہ دوم میں 8 سوالات ہیں، اس میں سے طالب علم کو کوئی پانچ سوالوں کے جواب دینے ہیں، ہر سوال کا جواب تقریباً (200) لفظوں پر مشتمل ہو۔ ہر سوال کے لیے 6 نمبرات مختص ہیں۔ (5x6=30 Marks)
3. حصہ سوم میں 5 سوالات ہیں، اس میں سے طالب علم کو کوئی تین سوالوں کے جواب دینے ہیں، ہر سوال کا جواب تقریباً (500) لفظوں پر مشتمل ہو۔ ہر سوال کے لیے 10 نمبرات مختص ہیں۔ (3x10=30 Marks)

Course Outcomes (CO1-CO4)

1. Define the basic organization and design of a digital computer system and its operations
2. Explain the design of Arithmetic & Logic design circuit and Illustrate the Control unit operations.
3. Analyze the different ways of communication in Input-Output devices, Standard Interfaces and their functioning.
4. Illustrate the hierarchical memory system, cache memory and virtual memory

(BTL indicates Blooms Taxonomy level 1 Remember, 2 Understand, 3 Apply, 4 Analyse, 5 Evaluate, 6 Create)

Taxonomy level	CO Mapping	Marks	Questions	S.NO
			حصہ اول	
				.1
BTL-1	CO2	1	n input lines والے decoder میں زیادہ سے زیادہ n^2 output line ہوں گی۔ (true/false)	.i

BTL-1	CO2	1	register_______ میں اس memory location کا address ہوتا ہے جس کو access کرنا ہوتا ہے۔	.ii
BTL-1	CO1	1	دو ان پٹ 'A' اور 'B' کے ساتھ XOR گیٹ کا Boolean expression کیا ہوگا؟	.iii
BTL-2	CO1	1	کوئی 2 types کے microperations کی مثال دیں۔	.iv
BTL-2	CO2	1	ایک stack organized computer ________ addressing استعمال کرتا ہے؟	.v
BTL-3	CO1	1	Asynchronous data transfer کے لیے common clock کی ضرورت نہیں ہے۔(true/false)	.vi
BTL-3	CO2	1	Programmed I/O اور interupt driven I/O کے درمیان ایک ایک لائن میں فرق کریں۔	.vii
BTL-2	CO3	1	Accumulator کیا ہے؟	.viii
BTL-3	CO1	1	1010 کا 2's complement کیا ہے	.ix
BTL-3	CO2	1	ہم virtual memory کے ذریعہ main memory سے بڑے process کو execute کر سکتے ہیں۔ (false/true)	.x
			حصہ دوم	
				.xi
BTL-5	CO3	6	وضاحت کریں کہ sequential circuit کیا ہے؟ یہ ایک combination circuit سے کیسے مختلف ہے؟ مثالیں دیں۔	.2
				.3
BTL-3	CO3	2	Infix to postfix conversion کا algorithm کیا ہے؟	.a
BTL-3	CO3	4	مندرجہ ذیل postfix expression کو evaluate کریں۔ 15 7 1 1 + - / 3 * 2 1 1 + + -	.b
BTL-3	CO3	6	دیئے گئے operations کو execute کرنے کے لیے 1,2،3address instruction formats کا استعمال کرتے ہوئے code کیا ہوگا؟ $X = \frac{A \times B + \frac{C}{D} + D \times E + \frac{E}{A}}{F + A - B}$	.4

BTL-2	CO2	6	XOR gates اور single adders کا استعمال کرتے ہوئے 4 bit numbers کے لیے ایک Adder–Subtractor circuit کو ڈیزائن کریں۔ A = 1010، B = 0110 کے لئے truth table اور output دکھائیں۔	.5
BTL-4	CO3	6	Instruction cycle کی تفصیل سے flowchart کے ساتھ وضاحت کریں، Fetch، Decode، اور Execute کے steps کے ساتھ۔	.6
				.7
BTL-4	CO1	4	ایک 3x8 decoder کے combinational circuit کو draw کریں۔ اور اسکے truth table کی وضاحت کریں۔	.a
		2	Multiplexer کیا ہے؟ ایک 4x1 multiplexer کے block diagram کو draw کریں اور اسکی وضاحت کریں۔	.b
BTL-3	CO4	6	ایک interrupt کیا ہے؟ priority interrupt کے hardware implementation پر تبادلہ خیال کریں۔	.8
BTL-3	CO1	6	10000111 پر مندرجہ ذیل shift micro operations اسی sequence میں perform کریں، اور ہر step کی وضاحت کریں۔ Arithmetic shift right Circular shift Left Arithmetic Shift left Circular Shift Right (note : ایک step کا output دوسرے step کا output ہوگا۔)	.9
حصہ سوم				
BTL-2	CO3	10	مختلف addressing modes کو مناسب مثالوں کے ساتھ وضاحت کریں۔	.10
مندرجہ ذیل پر غور کریں۔ F(A, B, C, D, E) = ∑ (1, 3, 4, 6, 9, 11, 12, 14, 17, 19, 20, 22, 25, 27, 28, 30) اور دیے گئے سوالات کا جواب دیں۔				.11
BTL-3	CO3	5	اوپر دیے گئے expression کو K-Map استعمال کرکے reduce کریں۔	.a

Scanned with OKEN Scanner

		4	Reduced Boolean expression کے circuit کو draw کریں۔	.b
		1	Boolean expressions کو reduce کرنے کی ضرورت کیا ہے؟	.c
				.12
BTL-5	CO4	5	RISC architecture کی اہم خصوصیات اور فوائد بیان کریں۔	.a
BTL-2	CO1	5	mathematical، logical instructions پر مختصر نوٹ لکھیں۔	.b
				.13
BTL-2	CO1	5	Register organization کو draw کریں، اور اسکی وضاحت کریں۔	.a
BTL-2	CO3	5	Data transfer کے methods کیا ہیں؟ DMA کی تفصیل سے وضاحت کریں۔	.b
			Cache memory پر مندرجہ ذیل سوالات حل کریں۔	.14
BTL-2	CO3	3	ایک کمپیوٹر سسٹم 2-level cache memory کا استعمال کرتا ہے: Level 1 cache (L1) کیلئے تک رسائی کا وقت 5ns ہے اور hit rate ہے 0.9 (90%)۔ level 2 cache (L2) کا access time ہے 25 ns اور hit rate 0.8 (80%)، ہے، اس کا access صرف اس وقت ہوتا ہے جب L1 میں کوئی miss ہو۔ main memory کا access time ہے 200 ns اور صرف اس وقت استعمال ہوتا ہے جب دونوں caches میں miss ہو جائے۔ system کے average memory acces time(AMAT) کو calculate کریں۔	.a
BTL-2	CO3	7	Cache memory کے مختلف mapping techniques پر ایک تفصیلی note لکھیں۔	.b

Scanned with OKEN Scanner